

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-152410

(43)Date of publication of application : 31.05.1994

(51)Int.Cl.

H03M 1/10

G06F 3/05

H03M 1/12

(21)Application number : 04-298871

(71)Applicant : ADVANTEST CORP

(22)Date of filing : 09.11.1992

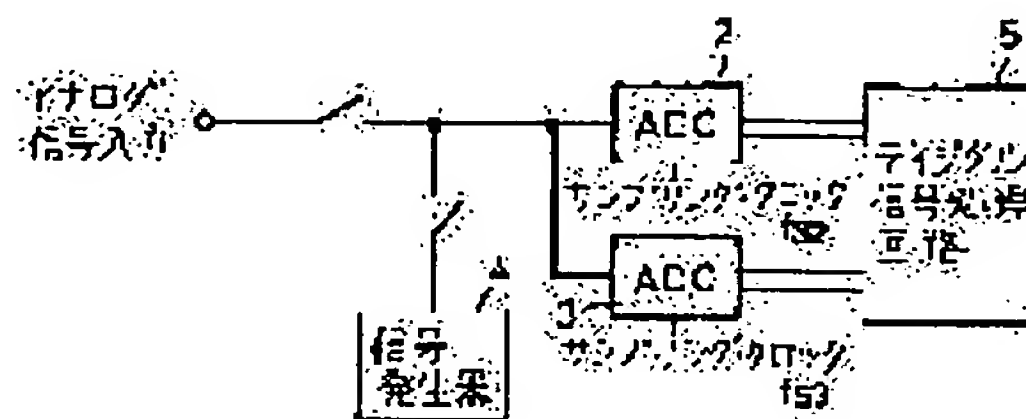
(72)Inventor : SATO NORIMASA

(54) METHOD FOR CORRECTING A/D CONVERTER ADOPTING INTERLEAVE SYSTEM

(57)Abstract:

PURPOSE: To decrease spurious waves caused by an interleave operation to be mixed into a measured result by mutually adjusting a signal frequency designated at the time of measurement and a sampling frequency.

CONSTITUTION: Designated signals in a correction program are generated by a signal generator 4 and a sampling clock generator and supplied to analog/ digital converters (ADC) 2 and 3. Then, the offset and gain between the ADC 2 and 3 are equalized. Afterwards, the signal of the generator 4 is measured by the interleave operation, and FFT analysis is performed. Thus, it is judged that the spurious is generated since a gap is not fixed at the time of alternately sampling the ADC 2 and 3. Therefore, when the frequency of the measured signal and the sampling frequency are decided, the frequency component of the spurious wave to be generated is decided, as well. Thus, the the spurious component is corrected to the minimum by performing on-line adjustment to sampling timing.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-152410

(43)公開日 平成6年(1994)5月31日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 M 1/10		A 9065-5 J		
		C 9065-5 J		
G 0 6 F 3/05	3 0 1	G		
H 0 3 M 1/12		C 9065-5 J		

審査請求 未請求 請求項の数1(全 4 頁)

(21)出願番号 特願平4-298871

(22)出願日 平成4年(1992)11月9日

(71)出願人 390005175

株式会社アドバンテスト

東京都練馬区旭町1丁目32番1号

(72)発明者 佐藤 典正

東京都練馬区旭町1丁目32番1号 株式会
社アドバンテスト内

(74)代理人 弁理士 草野 卓 (外1名)

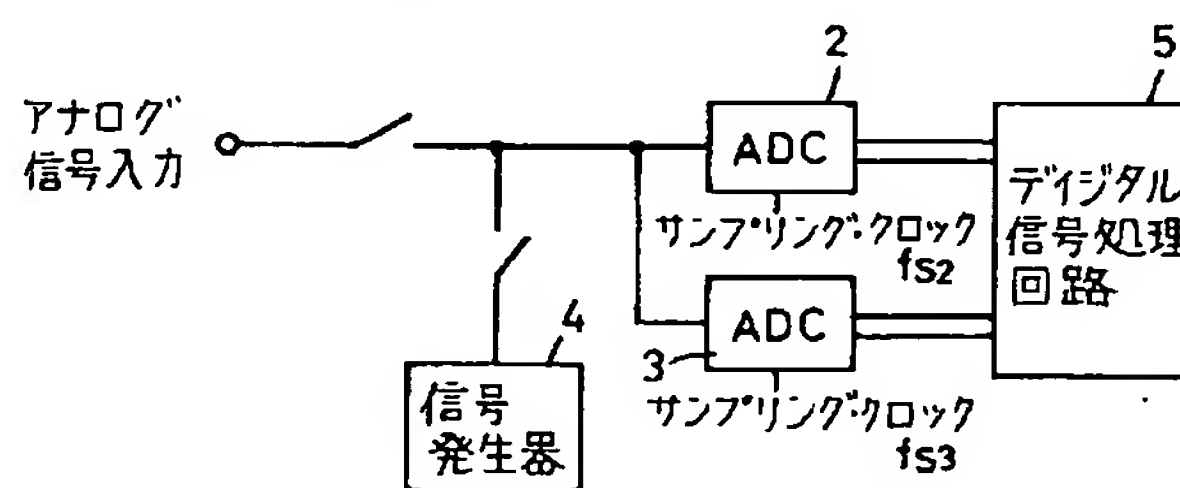
(54)【発明の名称】 インターリーブ方式を採用したアナログディジタルコンバータの補正方法

(57)【要約】

【目的】 指定された信号周波数とサンプリング周波数とを相互調整するインターリーブ方式を採用したADコンバータの補正方法を提供する。

【構成】 インターリーブ方式を採用したADコンバータを使用する測定プログラムに補正プログラムを組み込み、補正する信号周波数とサンプリング周波数とを指定してこの補正プログラムを呼び出し、補正プログラム中において、内蔵する信号発生器4およびサンプリングクロック発生器により指定された信号を発生し、これらの信号を2個のADコンバータに供給し、オフセットおよびゲインが等しくなる様に補正し、信号発生器4の信号を実際にインターリーブ動作により測定し、FFT解析し、解析の結果出現するスプリアス成分をサンプリングタイミングを調整することにより最小に補正する、ADコンバータの補正方法。

図 1



【特許請求の範囲】

【請求項1】 インターリーブ方式を採用したADコンバータを使用する測定プログラムに補正プログラムを組み込み、測定プログラム中において補正する信号周波数とサンプリング周波数とを指定してこの補正プログラムを呼び出し、

補正プログラム中において、内蔵する信号発生器およびサンプリングクロック発生器により指定された信号を発生し、これらの信号を2個のADコンバータに供給し、この状態において2個のADコンバータの間のオフセットおよびゲインが等しくなる様に補正し、

オフセットおよびゲインの補正の終了後、信号発生器の信号を実際にインターリーブ動作により測定し、この測定結果をFFT解析し、解析の結果出現するスプリアス成分をサンプリングタイミングをオンライン調整することにより最小に補正し、

測定プログラムに復帰する、

インターリーブ方式を採用したADコンバータの補正方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、インターリーブ方式を採用したアナログデジタルコンバータ（以下、ADコンバータ、と称す）の補正方法に関し、特に2個のADコンバータをインターリーブ動作させる高速ADコンバータにおいて測定時に指定された信号周波数とサンプリング周波数とを相互調整することにより測定結果に混入するインターリーブ動作に起因するスプリアスを減少させるインターリーブ方式を採用したADコンバータの補正方法に関する。

【0002】

【従来の技術】 2個のADコンバータをインターリーブ動作させる高速ADコンバータの従来例を図2を参照して説明する。図2において、2個のADコンバータを具備する高速ADコンバータ1は、2個の動作速度の比較的に遅いADコンバータ2およびADコンバータ3を交互に動作させることにより、アナログ信号入力についてADコンバータの動作速度の2倍の速度のAD変換測定データを得ることができる。即ち、ADコンバータ2のサンプリングクロック周波数 f_{s2} およびADコンバータ3のサンプリングクロック周波数 f_{s3} は前置されるサンプルホールド回路のサンプリングクロック周波数 f_{s1} の $1/2$ であるものとする、2個の動作速度の比較的に遅いADコンバータ2およびADコンバータ3を交互に動作させることにより、これらの2倍のサンプリング周波数のAD変換測定データを得ることができるということである。

【0003】

【発明が解決しようとする課題】 上述の通りのADコンバータには、下記①および②の如き原因により測定デー

タを高速フーリエ変換処理した際に測定結果にスプリアスを混入せしめる欠点がある。

① 2個のADコンバータ、ADコンバータ2とADコンバータ3との間のアナログ的な特性の差異。

【0004】② ADコンバータ2とADコンバータ3とを交互にサンプリングするのであるが、この場合のサンプリングタイミングの誤差。

上述の通りのスプリアスを減少せしめるために、従来、ADコンバータ構成時に種々の調整、補正は実施している。即ち、ADコンバータ2およびADコンバータ3それぞれのA/D変換出力レベルのアナログ入力信号周波数特性は例えば周波数 f において等しく調整する程度のことではあるが、入力信号周波数範囲の全帯域に亘って双方のADコンバータの周波数特性を等しく重ねる様に調整することは困難である上に、広いサンプリング周波数範囲に亘ってサンプリングタイミングを最適化することも大変に困難なことであり、スプリアスを完全には取り除くことはできない。この残存するスプリアスは、結局、インターリーブ方式そのものに起因するインターリーブ方式固有のスプリアスと言うことができる。

【0005】この発明は、2個のADコンバータをインターリーブ動作させる高速ADコンバータにおいて測定時に指定された信号周波数とサンプリング周波数とを相互調整することにより測定結果に混入するインターリーブ方式そのものに起因する固有のスプリアスを減少させるADコンバータの補正方法を提供するものである。

【0006】

【課題を解決するための手段】 インターリーブ方式を採用したADコンバータを使用する測定プログラムに補正プログラムを組み込み、測定プログラム中において補正する信号周波数とサンプリング周波数とを指定してこの補正プログラムを呼び出し、補正プログラム中において、内蔵する信号発生器4およびサンプリングクロック発生器により指定された信号を発生し、これらの信号を2個のADコンバータに供給し、この状態において2個のADコンバータの間のオフセットおよびゲインが等しくなる様に補正し、オフセットおよびゲインの補正の終了後、信号発生器4の信号を実際にインターリーブ動作により測定し、この測定結果をFFT解析し、解析の結果出現するスプリアス成分をサンプリングタイミングをオンライン調整することにより最小に補正し、測定プログラムに復帰する、インターリーブ方式を採用したADコンバータの補正方法、を構成した。

【0007】

【実施例】 インターリーブ方式を採用したADコンバータのインターリーブ方式そのものに起因する固有のスプリアスは次の①および②の如き特徴を示す。

① スプリアスの原因は以下の1)、2)および3)である。

1) ADコンバータ2とADコンバータ3との間のオ

フセットの差。

【0008】2) 測定信号の周波数について、ADコンバータ2とADコンバータ3との間のゲインの差。

3) ADコンバータ2とADコンバータ3とを交互にサンプリングするのであるが、この場合にサンプリング間隔が一定ではないこと。

② 測定信号の周波数とサンプリング周波数とが決まれば発生するスプリアスの周波数成分も決まる。

【0009】この発明は、これらの特徴に着目し、測定信号の周波数とサンプリング周波数とが既知或はプログラムにより指定されたものである場合、この特定条件のもとにおいて2個のADコンバータ2およびADコンバータ3間のアナログ特性およびサンプリングタイミングをプログラムによりオンライン調整し、インターリーブ方式そのものに起因する固有のスプリアスを減少せしめ、測定のダイナミックレンジを向上するものである。

【0010】以下、この発明の実施例を図1を参照して説明する。図1におけるADコンバータ2およびADコンバータ3は、共にプログラムによりオンライン調整することができるオフセット補正回路、ゲイン補正回路、サンプリングタイミング補正回路を具備するものである。プログラムによりオンライン調整することができるオフセット補正回路、ゲイン補正回路、サンプリングタイミング補正回路自体はそれぞれ各種のものが知られており、そしてこれらの回路の詳細についてはこの発明の要旨ではないので図示説明することはしない。信号発生器4はアナログ信号である正弦波を発生する信号発生器であり、これもプログラムによりオンライン設定することができるものである。サンプリング1およびサンプリング2を発生するサンプリングクロック発生器も、また、プログラムによりオンライン設定することができるものである。5はデジタル信号処理回路であり、FFT解析その他のデジタル信号処理を実行する。

【0011】ここで、ADコンバータのアナログ特性およびサンプリングタイミングをオンライン調整するプログラムについて説明する。

手順1 インターリーブ方式を採用したADコンバータを使用する測定プログラムに補正プログラムを組み込

み、測定プログラム中において補正する信号周波数とサンプリング周波数とを指定してこの補正プログラムを呼び出す。

【0012】手順2 補正プログラム中において、内蔵する信号発生器4およびサンプリングクロック発生器により指定された信号を発生し、これをADコンバータに供給する。

手順3 手順2の状態において2個のADコンバータの間のオフセットおよびゲインが等しくなる様に補正する。

【0013】手順4 手順3におけるオフセットおよびゲインの補正の終了後、内蔵する信号発生器4の信号を実際にインターリーブ動作により測定し、この測定結果をFFT解析してみる。FFT解析してみた結果発生する手順3の時点において出現するスプリアスは、この時点において①の1) および①の2) の原因は既に解消されているところから、①の3) に起因して発生したスプリアスであるものとすることができるので、上述した通りの②の特徴に基づいてサンプリングタイミングをオンライン調整することによりスプリアス成分を最小にする補正をする。

【0014】手順5 測定プログラムに復帰する。

【0015】

【発明の効果】以上の通りであって、インターリーブ方式を採用した高速ADコンバータは、手順1ないし手順5の行程を実行することにより、次の補正が実施されるまでの間、手順2により与えられた条件のもとで最適化されていることになる。ここにいて、スプリアスは最小であって測定のダイナミックレンジは向上する。

【図面の簡単な説明】

【図1】この発明の実施例を示す図。

【図2】従来例を示す図。

【符号の説明】

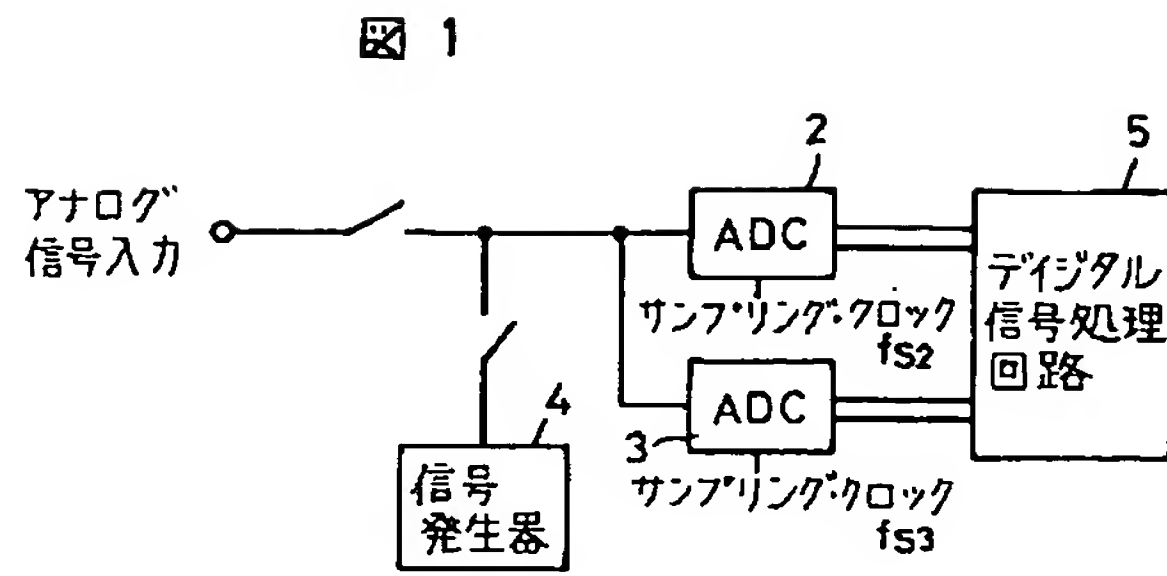
2 ADコンバータ

3 ADコンバータ

4 信号発生器

5 デジタル信号処理回路

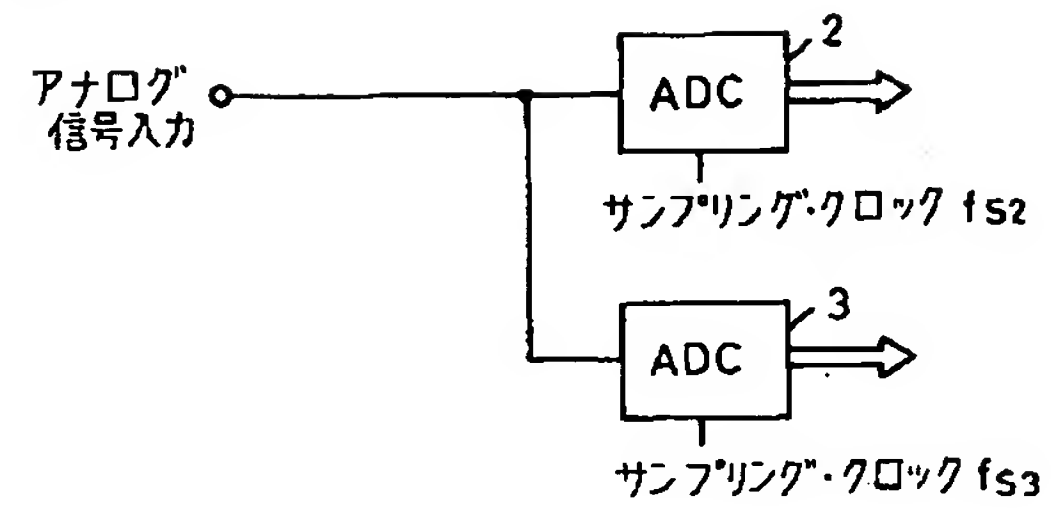
【図1】



【図2】

図2

(a)



(b)

